

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-029243

(43)Date of publication of application : 10.02.1986

(51)Int.Cl.

H04L 25/02

(21)Application number : 59-150710

(71)Applicant : NEC CORP

(22)Date of filing : 19.07.1984

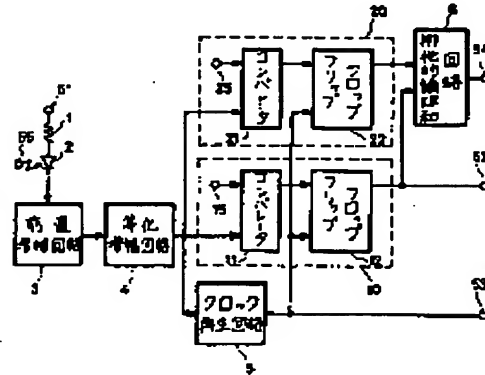
(72)Inventor : KIYONO MIKIO

## (54) DIGITAL DATA RECEIVER

### (57)Abstract:

PURPOSE: To detect the generation of a fault of a transmission line, etc. before the generation of a transmission error by applying the input signal to two identification circuits of different identifying levels and detecting the discordance between outputs of both identification circuits.

CONSTITUTION: The optical signal supplied from a terminal 55 is converted into the electric signal by a photodiode 2. This electric signal is amplified by a preamplifier circuit 3 and an equalizing amplifier. The output of this amplification is supplied to a clock reproducing circuit 5 as well as the 1st and 2nd identification circuits 10 and 20 respectively. The voltage which minimizes an identification error is applied to a comparison terminal 15 of a comparator CMP11. While the voltage of a higher or lower identifying level than that of the voltage applied to the terminal 15 is applied to a comparison voltage terminal 25 of a comparator CMP21 of the circuit 20. The identification outputs of both circuits 10 and 20 are supplied to an exclusive OR circuit 6. Then the action margin of the reception level is tested by monitoring the detection signal sent from an output terminal 54 of the circuit 6 even in case the reception data of a reception data terminal 52 has no error.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(J.P.)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭61-29243

⑫ Int.Cl.<sup>4</sup>  
H 04 L 25/02

識別記号 庁内整理番号  
D-7345-5K

⑬ 公開 昭和61年(1986)2月10日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 デジタル・データ受信装置

⑮ 特 願 昭59-150710

⑯ 出 願 昭59(1984)7月19日

⑰ 発 明 者 清 野 幹 雄 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
⑲ 代 理 人 弁理士 井出 直孝

明 細 書

1. 発明の名称

デジタル・データ受信装置

2. 特許請求の範囲

(1) 識別誤り率が小さくなるように設定された識別レベルに基づいて受信データ信号の論理値を識別し、データ信号を生成する第一の識別手段

を備えたデジタル・データ受信装置において、

上記受信データ信号を入力し、この信号の論理値を上記識別レベルと異なる別の識別レベルに基づいて識別し、出力信号を生成する第二の識別手段と、

上記データ信号とこの出力信号との不一致を検出する手段と

を備えたことを特徴とするデジタル・データ受信装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、分散形データ処理系統に用いられるデジタル・データ伝送路に結合されるデジタル・データ受信装置に関する。

(従来の技術)

データ処理装置がデジタル・データ伝送路で結合された分散形データ処理系統の信頼性はデジタル・データ伝送路の伝送品質および信頼性に大きく依存している。この理由により、このデジタル・データ伝送路上のデータ送受信には充分な動作余裕が確保されている。すなわち、この動作余裕によって一過性の受信レベル低下および外来雑音による伝送エラー発生が防止される。

このデジタル・データ伝送路に接続される従来例デジタル・データ受信装置の構成を第2図に示す。

この装置は光ファイバ伝送系統で用いられる受信装置であって、フォトダイオード2で受信された光信号は電気信号に変換され、この電気信号は

前置増幅回路3および等化増幅回路4で増幅され、コンパレータ11とフリップフロップ12とで成された識別回路10で識別されて論理レベルの信号が再生され、一方、クロック再生回路5で受信等化波形からクロックが抽出され、このクロックが識別のタイミングとして識別回路10のフリップフロップ12に与えられる。

また、第3図は文献T.L. MAIONE, D.O. SELL and D.H. WOLAVER "Practical 45-Mb/s Regenerator for Lightwave Transmission" P.P.1,837 ~ 1,856, THE BELL SYSTEM TECHNICAL JOURNAL, vol.57, No.6, July-August, 1978 から引用した特性図である。この図に示すように識別誤りの発生頻度すなわち誤り率は識別レベルに依存し、識別誤り率が最小となる識別レベルが存在する。

ここで、コンパレータ11の比較電圧端子15に加えられる識別レベルは誤り率が最小となるように設定されている。

(発明が解決しようとする問題点)

このような従来例デジタル・データ受信装置

では、送信機の劣化故障および伝送路の切断事故が発生しても受信機における受信信号レベルの低下が甚微な場合には、上記動作余裕によって伝送エラーにならないので、障害の発生が発生時点で発見されず障害が進行して受信信号レベルの低下が動作余裕以下となった時に始めて障害の発生が検出される欠点があった。

本発明は、この欠点を除去するもので、伝送路や送信機の障害発生を伝送エラー発生に至る以前に検出することのできるデジタル・データ受信装置を提供することを目的とする。

(問題点を解決するための手段)

本発明は、識別誤り率が小さくなるように設定された識別レベルに基づいて受信データ信号の論理値を識別し、データ信号を生成する第一の識別手段を備えたデジタル・データ受信装置で、前述の問題点を解決するための手段として、上記受信データ信号を入力し、この信号の論理値を上記識別レベルと異なる別の識別レベルに基づいて識別し、出力信号を生成する第二の識別手段と、上

記データ信号とこの出力信号との不一致を検出する手段とを備えたことを特徴とする。

(作用)

一般に、識別誤りの発生頻度すなわち識別誤り率は識別レベルに依存し、識別誤り率が最小となる識別レベルが存在する。

第一の識別手段が有するコンパレータの比較電圧端子に印加される識別レベルは識別誤り率が最小になるように設定される。一方、第二の識別手段が有するコンパレータの比較電圧端子には第一の識別レベルより大きい小さい識別レベルが印加される。

第一の識別手段の識別レベル以下に受信データ信号のレベルが低下すると、両識別回路の出力は不一致に至る。この不一致は排他的論理和回路で検出される。この検出信号を監視することにより動作余裕試験を行うことができる。

(実施例)

以下、本発明実施例装置を図面に基いて説明する。第1図はこの実施例装置の構成を示すブ

ック構成図である。

まず、この実施例装置の構成を第1図に基づいて説明する。この実施例装置は、バイパス抵抗1と、フォトダイオード2と、前置増幅回路3と、等化増幅回路4と、クロック再生回路5と、排他的論理和回路6と、第一識別回路10と、第二識別回路20と、バイパス電圧端子51と、受信データ端子52と、受信クロック端子53と、受信データ不一致検出信号端子54と、光信号入力端子55とを備え、ここで、第一識別回路10は第一コンパレータ11と、第一フリップフロップ12と、第一比較電圧端子15とを備え、第二識別回路20は第二コンパレータ21と、第二フリップフロップ22と、第二比較電圧端子25とを備える。

バイパス電圧端子51はバイパス抵抗1を介してフォトダイオード2のアノードに接続され、光信号入力端子55からの光信号はフォトダイオードの光入力に入射される。フォトダイオード2のカソードは前置増幅回路3の入力に接続され、前置増幅回路3の出力は等化増幅回路4の入力に接続さ

れ、等化増幅回路4の出力は第一コンパレータ11の第二の入力、第二コンパレータ21の第二の入力およびクロック再生回路5の入力に接続される。第一比較電圧端子15は第一コンパレータ11の第一の入力に接続され、第二比較電圧端子25は第二コンパレータ21の第一の入力に接続される。第一コンパレータ11の出力は第一フリップフロップ12の第一の入力に接続され、第二コンパレータ21の出力は第二フリップフロップ22の第一の入力に接続される。クロック再生回路5の出力は第一フリップフロップ12の第二の入力、第二フリップフロップ22の第二の入力および受信クロック端子53に接続される。第一フリップフロップ12の出力は排他的論理和回路6の第一の入力および受信データ端子52に接続され、第二フリップフロップ22の出力は排他的論理和回路6の第二の入力に接続される。排他的論理和回路6の出力は受信データ不一致検出信号端子54に接続される。

次に、この実施例装置の動作を第1図および第3図に基づいて説明する。バイアス抵抗1を介し

てバイアス電圧端子51からバイアス電圧が供給されたフォトダイオード2で受信した光信号が電気信号に変換される。この電気信号は前置増幅回路3と、これに経路接続された等化増幅回路4とで増幅され、等化増幅回路4の出力である等化波形信号は、クロックを抽出するクロック再生回路5、第一識別回路10および第二識別回路20とに供給される。第一識別回路10の出力と第二識別回路20の出力とは排他的論理和回路6で両回路出力の不一致が検出される。クロック再生回路5の出力は第一識別回路10の第一フリップフロップ12と第二識別回路20の第二フリップフロップ22とに加えられると同時に受信クロック端子53に供給される。

さて、第一識別回路10は受信データを再生するものでありコンパレータ11の比較電圧端子15には識別誤りが最小となる電圧が加えられている。本実施例装置の特性を第3図に対応させると、第一識別回路10の識別レベルは約 $-80\text{mV}$ であり、この装置の誤り率として $1 \times 10^{-6}$ が要求されると、光入力レベルの最低許容値は $-57.6\text{dBm}$ である。

また、第二識別回路20の第二コンパレータ21の比較電圧端子25には前記の識別レベルより大きいまたは小さい電圧が与えられている。例えば、この識別レベルが $-50\text{mV}$ に設定されると、光入力レベルが $-57.6\text{dBm}$ の時には第二識別回路20の誤り率は第一識別回路10と同様に誤り率が $1 \times 10^{-6}$ 以下である。すなわち、光入力レベルが $-57.6\text{dBm}$ 以上あれば第一識別回路10と第二識別回路20とは所要誤り率を満足して両識別回路出力の不一致をみる確率は無視できる程度に小である。このように両識別回路の識別レベルが設定されている状態で、光入力レベルが $-57.6\text{dBm}$ に低下すると第二識別回路20では所要の誤り率を越えた識別誤りが発生し、一方、第一識別回路10ではなお所要の誤り率が確保されていてデータの伝送状態は正常状態に保たれているので、両識別回路の出力は不一致に至る。したがって、排他的論理和回路6の出力端子54からの検出信号を監視することにより、受信データ端子52の受信データに誤りが発生していない状態でも、受信レベルの低下などの動

作余裕試験が行われて伝送路系統の異常が検出される。

#### 〔発明の効果〕

本発明は、以上説明したように、従来例装置が有する受信データ信号を識別する識別回路に加えて新たに識別回路と両識別回路出力の不一致を検出する排他的論理和回路を設けることによって通常用いられる複雑なパリティチェック検出回路を必要とせずに、伝送路や送信機の障害発生を伝送エラー発生に至る以前に検出することができる効果がある。

#### 4. 図面の簡単な説明

第1図は本発明実施例装置の構成を示すブロック構成図。

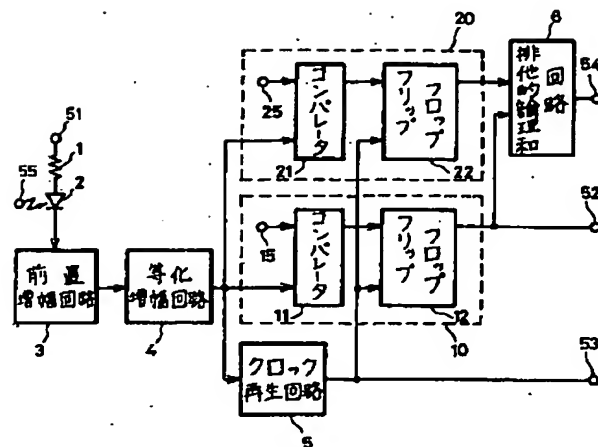
第2図は従来例装置の構成を示すブロック構成図。

第3図は光受信機の誤り率と識別レベルとの関係を示す特性図。

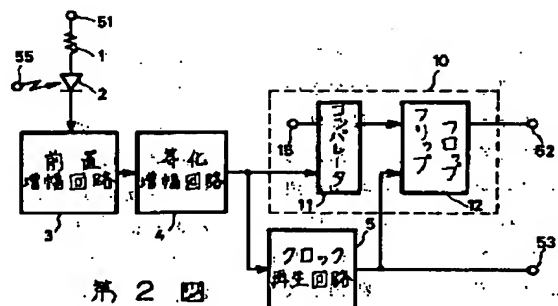
1…バイアス抵抗、2…フォトダイオード、3

…前置増幅回路、4…等化増幅回路、5…クロック再生回路、6…排他的論理和回路、10、20…識別回路、11、21…コンパレータ、12、22…フリップフロップ、15、25…比較電圧端子、51…バイアス電圧端子、52…受信データ端子、53…受信クロック端子、54…受信データ不一致検出信号端子、55…光信号入力端。

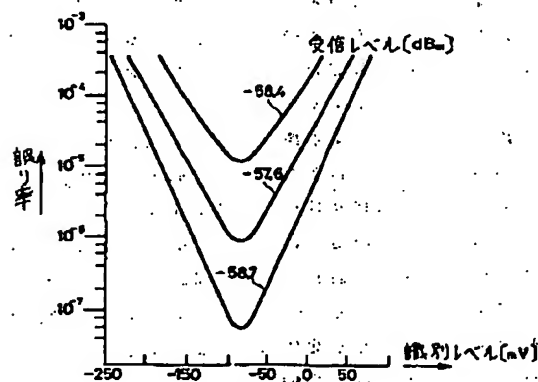
特許出願人 日本電気株式会社  
代理人 弁理士 井出直孝



第 1 図



第 2 図



第 3 図